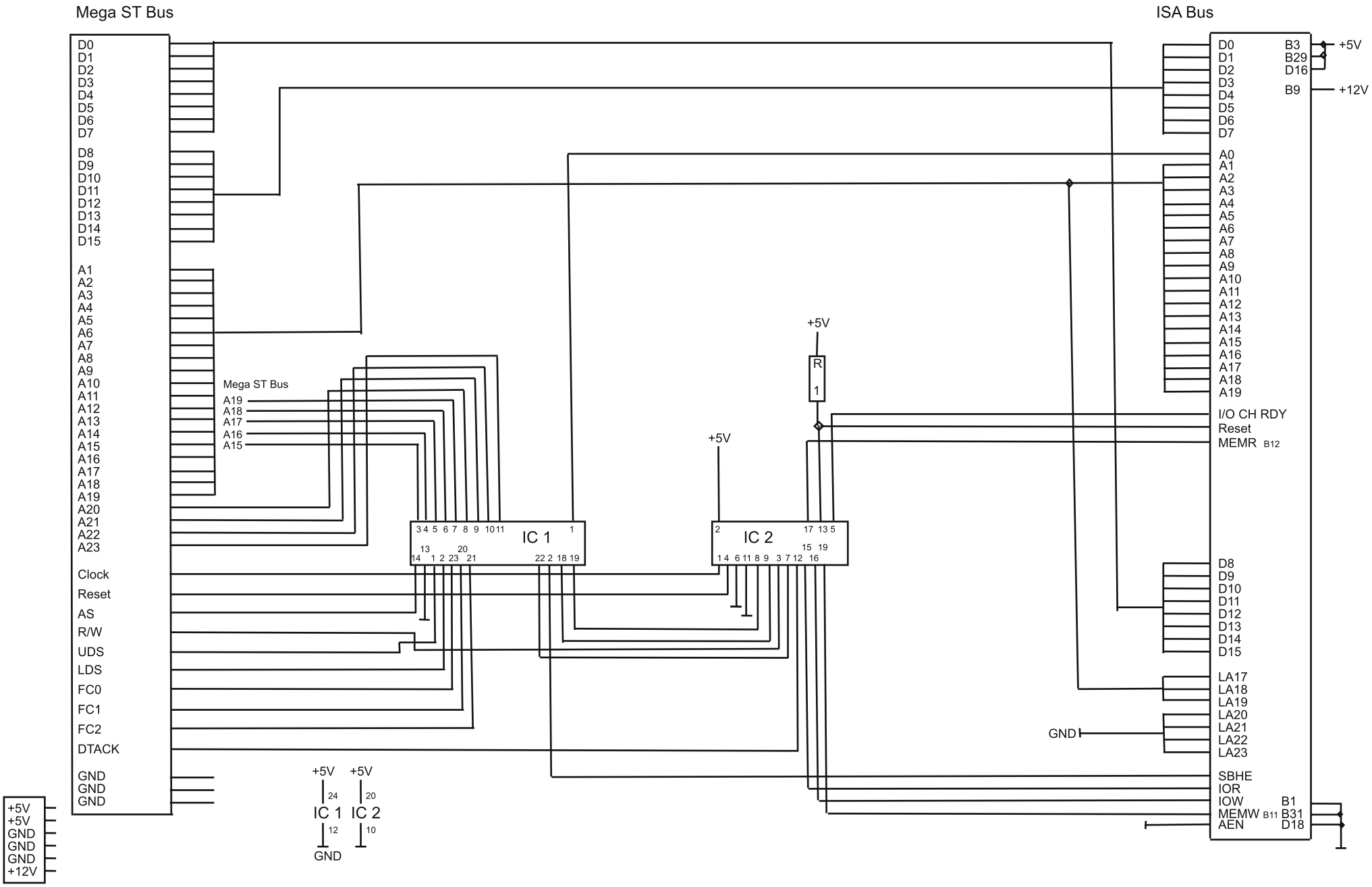
Mega ST Bus
ISA Bus
D0
D1
D2
D3
D4
D5
D6
D7
D8
D9
D10
D11
D12
D13
D14
D15
A1
A2
A3
A4
A5
A6
A7
A8
A9
A10
A11
A12
A13
A14
A15
A16
A17
A18
A19
A20
A21
A22
A23
Clock
Reset
AS
R/W
UDS
LDS
FC0
FC1
FC2
DTACK
GND
GND
GND
Mega ST Bus
A19
A18
A17
A16
A15
IC 1
IC 2
+5V
R
1
GND
+5V
+5V
GND
GND
GND
+12V
+5V
+5V
24
20
IC 1
IC 2
12
10
GND
B3
B29
D16
B9
+5V
+12V
A0
A1
A2
A3
A4
A5
A6
A7
A8
A9
A10
A11
A12
A13
A14
A15
A16
A17
A18
A19
I/O CH RDY
Reset
MEMR B12
D8
D9
D10
D11
D12
D13
D14
D15
LA17
LA18
LA19
LA20
LA21
LA22
LA23
SBHE
IOR
IOW
MEMW B11
AEN
B1
B31
D18